

**JP9083442**

Publication Title:

## LIGHT EMITTING ELEMENT DRIVING CIRCUIT

Abstract:

**PROBLEM TO BE SOLVED:** To emit/extinguish a beam of a laser diode momentarily even with a pnp transistor(TR) with a slow response speed.

**SOLUTION:** When a current mirror circuit 2 provides an output of a current  $i_o$  with the input of a high level electric signal, a positive differentiation current  $i_d(tr)$  is formed based on a time constant between a sum of a resistance of a speedup resistor  $R_p$  and an internal resistance  $R_s$  of a laser diode LD and a capacitance of a speedup capacitor  $C_p$ . When a low level electric signal is received to compensate the current  $i_o$  and the current mirror circuit 2 interrupts the output of the current  $i_o$ , the current  $i_o$  is compensated with a negative differentiation current  $i_d(tf)$  formed based on the time constant to conduct light emission/extingishment of the laser diode D momentarily.

---

Data supplied from the esp@cenet database - <http://ep.espacenet.com>

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-83442

(43)公開日 平成9年(1997)3月28日

| (51)Int.Cl. <sup>*</sup> | 識別記号 | 序内整理番号 | F I          | 技術表示箇所 |
|--------------------------|------|--------|--------------|--------|
| H 04 B 10/14             |      |        | H 04 B 9/00  | S      |
| 10/06                    |      |        | H 01 S 3/133 |        |
| 10/04                    |      |        | H 04 B 9/00  | Y      |
| H 01 S 3/133             |      |        |              |        |
| H 04 B 10/28             |      |        |              |        |

審査請求 未請求 請求項の数 2 OL (全 4 頁) 最終頁に続く

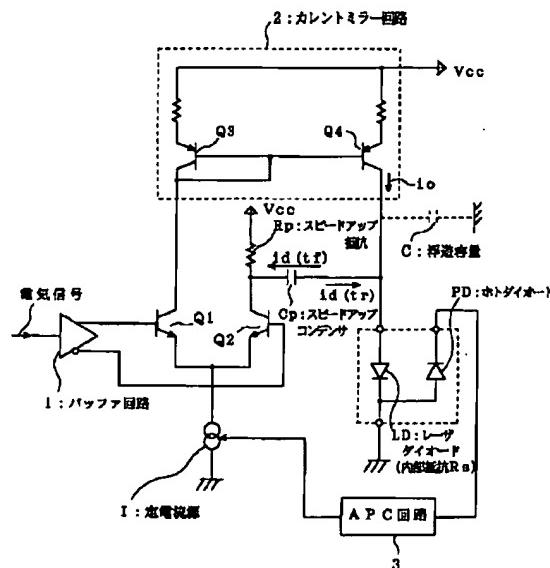
|          |                 |         |  |
|----------|-----------------|---------|--|
| (21)出願番号 | 特願平7-233610     | (71)出願人 | 000000295<br>沖電気工業株式会社<br>東京都港区虎ノ門1丁目7番12号 |
| (22)出願日  | 平成7年(1995)9月12日 | (72)発明者 | 遊佐 公明<br>東京都港区虎ノ門1丁目7番12号 沖電気<br>工業株式会社内   |
|          |                 | (74)代理人 | 弁理士 佐々木 宗治 (外3名)                           |
|          |                 |         |  |

## (54)【発明の名称】 発光素子駆動回路

## (57)【要約】

【課題】 応答速度の遅いp-n-p形トランジスタを用いてもレーザダイオードの発光・消光を瞬時に行う半導体レーザ駆動回路。

【解決手段】 ハイレベルの電気信号の入力によりカレントミラー回路2が電流 $i_o$ を出力したときは、スピードアップ抵抗 $R_p$ 及びレーザダイオードLDの内部抵抗 $R_s$ の和とスピードアップコンデンサ $C_p$ との時定数に基づいて形成される正の微分電流 $i_d(tr)$ でその電流 $i_o$ を補償し、ローレベルの電気信号の入力によりカレントミラー回路2が電流 $i_o$ の出力を遮断したときは、前記時定数に基づいて形成される負の微分電流 $i_d(tf)$ で電流 $i_o$ を補償して、レーザダイオードLDの発光・消光を行なう。



本発明に係る半導体レーザ駆動回路の回路図

## 【特許請求の範囲】

【請求項1】 電気信号が入力されたときにオンする第1のn p n形トランジスタと、前記電気信号が入力されたときにオフする第2のn p n形トランジスタと、前記第1のn p n形トランジスタがオンすると同時に前記第2のn p n形トランジスタがオフしたときは電流を出力し、前記第1のn p n形トランジスタがオフすると同時に前記第2のn p n形トランジスタがオンしたときは前記電流の出力を遮断する一対のp n p形トランジスタと、前記第2のn p n形トランジスタがオフのときは前記出力電流の立ち上がりを補償し、前記第2のn p n形トランジスタがオンのときは前記出力電流の立ち下がりを補償する電流補償回路と、該電流補償回路により補償された前記出力電流の入力に基づいて発光する発光素子とを備えたことを特徴とする発光素子駆動回路。

【請求項2】 前記電流補償回路は、前記第2のn p n形トランジスタのコレクタ側に設けられた抵抗と、前記コレクタと前記発光素子の入力側との間に設けられたコンデンサと、前記発光素子の内部抵抗とからなり、前記抵抗、コンデンサ及び内部抵抗による時定数により形成される微分電流で前記出力電流を補償することを特徴とする請求項1記載の発光素子駆動回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、例えば光通信装置の光送信回路に用いられる半導体レーザ駆動回路に関するものである。

## 【0002】

【従来の技術】 一般に、光送信回路に用いられる半導体レーザ駆動回路として、例えば以下に示すような回路がある。入力の電気信号をそのまま出力すると同時に、その電気信号のレベルを反転して出力するバッファ回路と、バッファ回路の出力電気信号のレベルがハイレベルのときにオンする第1及び第2のn p n形トランジスタと、第1及び第2のn p n形トランジスタのエミッタ側に設けられた定電流源と、第1のn p n形トランジスタと接地との間に設けられたレーザダイオードと、レーザダイオードのアノード及び接地の接続点と定電流源に接続されたA P C回路との間に設けられたホトダイオードとからなる半導体レーザ駆動回路で、第1のn p n形トランジスタがオンしたときに、レーザダイオードが負の定電流によって発光する。

【0003】 また、この他の回路として一対のp n p形トランジスタからなるカレントミラー回路を用いた半導体レーザ駆動回路がある。これは、前記と同様のバッファ回路、第1及び第2のn p n形トランジスタと、第1及び第2のn p n形トランジスタのエミッタ側と接地と

の間に設けられた定電流源と、第1のn p n形トランジスタがオンしたときに導通して正の電流をレーザダイオードに出力する一対のp n p形トランジスタからなるカレントミラー回路と、レーザダイオードのカソード及び接地の接続点と定電流源に接続されたA P C回路との間に設けられたホトダイオードとからなり、第1のn p n形トランジスタがオンしたときに一対のp n p形トランジスタがオンしてレーザダイオードを発光させる。

## 【0004】

【発明が解決しようとする課題】 ところで、文献の「超LSIのためのアナログ集積回路設計技術 上巻」(グレイ/マイヤー共著、永田穣 監訳、培風館、1991年9月10日、初版第4刷 第2項第70頁～第154頁)にも明記されているように、一般的なトランジスタの高性能に注目した場合、集積回路/デバイス単体を問わず、p n p形トランジスタはn p n形トランジスタと比較して高速動作には不向きな構造になっている。そのため、高速な光通信を達成する回路としては、後者の回路では高速化を達成することができず、前者のような負の電源でレーザダイオードを直接駆動するn p n形トランジスタを用いた半導体レーザ駆動回路が採用されていた。

## 【0005】

【課題を解決するための手段】 本発明に係る発光素子駆動回路は、電気信号が入力されたときにオンする第1のn p n形トランジスタと、前記電気信号が入力されたときにオフする第2のn p n形トランジスタと、前記第1のn p n形トランジスタがオンすると同時に前記第2のn p n形トランジスタがオフしたときは電流を出力し、前記第1のn p n形トランジスタがオフすると同時に前記第2のn p n形トランジスタがオンしたときは前記電流の出力を遮断する一対のp n p形トランジスタと、前記第2のn p n形トランジスタがオフのときは前記出力電流の立ち上がりを補償し、前記第2のn p n形トランジスタがオンのときは前記出力電流の立ち下がりを補償する電流補償回路と、電流補償回路により補償された前記出力電流の入力に基づいて発光する発光素子とを備えたものである。

【0006】 本発明においては、発光素子駆動回路に電気信号が入力されると、第1のn p n形トランジスタがオンすると同時に、第2のn p n形トランジスタがオフし、一対のp n p形トランジスタが第1のn p n形トランジスタのオンにより導通して電流を出力する。このとき、電流補償回路がその出力電流の立ち上がりを補償し、そのため、発光素子は補償された電流の立ち上がりにより瞬時に発光する。また、電気信号の入力が断たれたときは、第1のn p n形トランジスタがオフすると同時に、第2のn p n形トランジスタがオンするので、前述した一対のp n p形トランジスタがオフ状態となって電流の出力を遮断する。このときは、電流補償回路がそ

の出力電流の立ち下がりを補償し、発光素子は補償された電流の立ち下がりに基づいて瞬時に消光する。

#### 【0007】

【発明の実施の形態】図1は本発明の実施形態を示す回路図、図2はその回路図の動作を説明するための波形図である。図において、1は入力の電気信号をそのまま出力すると同時に、その電気信号のレベルを反転して出力するバッファ回路、Q1、Q2はバッファ回路1の出力電気信号のレベルがハイレベルのときにオンする第1及び第2のn-p-n形トランジスタ、Iは第1及び第2のn-p-n形トランジスタのエミッタ側と接地との間に設けられた定電流源、2は一对のp-n-p形トランジスタQ3、Q4からなるカレントミラー回路で、各エミッタが電源Vccに接続され、第1のn-p-n形トランジスタQ1がオンすると同時に第2のn-p-n形トランジスタQ2がオフすると導通状態になってp-n-p形トランジスタQ4のコレクタから電流ioを出力する。

【0008】LDは内部抵抗Rsを有するレーザダイオードで、アノードがp-n-p形トランジスタQ4のコレクタに接続され、カソードが接地側に接続されている。PDはホトダイオードで、アノードが接地側に接続され、カソードがレーザダイオードLDとレーザダイオードLDの大きな温度特性（駆動電流値対光出力電力）を補償するAPC(Automatic Power Control)回路3を介して定電流源I側に接続されている。

【0009】Rpはスピードアップ抵抗で、一端が第2のn-p-n形トランジスタQ2のコレクタに接続され、他端が電源Vcc側に接続されている。Cpはスピードアップコンデンサで、一端が第2のn-p-n形トランジスタQ2のコレクタに接続され、他端がレーザダイオードLDのアノードに接続されている。なお、前述したスピードアップ抵抗Rp、スピードアップコンデンサCp及びレーザダイオードLDの内部抵抗Rsで本発明の電流補償回路が構成され、スピードアップ抵抗Rpの値はレーザダイオードLDの内部抵抗Rsより十分に大きく設定されている。

【0010】次に、図2の波形図を参照しながら動作を説明する。電気信号がローレベルからハイレベルに切り替わると、バッファ回路1がハイレベルの電気信号を第1のn-p-n形トランジスタQ1に出力してオンすると同時に、その信号のレベルを反転した電気信号を第2のn-p-n形トランジスタQ2に出力してオフする。このとき、第1のn-p-n形トランジスタQ1のオンによりカレントミラー回路2のp-n-p形トランジスタQ3、Q4が導通状態になり、p-n-p形トランジスタQ4のコレクタより電流ioが出力される。この電流ioは図2(b)に示すようにp-n-p形トランジスタQ3、Q4の応答が遅いためにゆっくり立ち上がり、その後の波形は、電気信号ハイレベル時においてはレーザダイオードLD及びp-n-p形トランジスタQ4のコレクタの接続点における

浮遊容量CとレーザダイオードLDの内部抵抗Rsとの時定数により形成される。

【0011】一方、第2のn-p-n形トランジスタQ2がオフしたとき、電源Vccからの電流id(tr)がスピードアップ抵抗Rpを介してスピードアップコンデンサCpを通過し、前記出力電流ioと共にレーザダイオードLDに流れる。この電流id(tr)のスピードアップコンデンサCpの通過は一瞬で、時間の経過と共にスピードアップコンデンサCpを充電するため、電気信号ハイレベル時においては、スピードアップ抵抗Rp及び内部抵抗Rsの和とスピードアップコンデンサCpとの時定数に基づいて次第に下降し、微分電流id(tr)を形成する。このとき、レーザダイオードLDは、微分電流id(tr)により補償された出力電流id(tr)によって瞬時に発光し、電気信号ハイレベル時においてはその光の出力は図2(d)に示すような波形になる。

【0012】電気信号がハイレベルからローレベルに切り替わると、バッファ回路1がローレベルの電気信号を第1のn-p-n形トランジスタQ1に出力してオフすると同時に、その信号のレベルを反転した電気信号を第2のn-p-n形トランジスタQ2に出力してオンする。このとき、第1のn-p-n形トランジスタQ1のオフにより前記一对のp-n-p形トランジスタQ3、Q4がオフになるので、p-n-p形トランジスタQ4からの電流ioが遮断される。このときの電流ioは、前述したように浮遊容量CとレーザダイオードLDの内部抵抗Rsとの時定数に基づいてゆっくり下がり始める(図2(b)参照)。

【0013】一方、第2のn-p-n形トランジスタQ2がオンしたとき、スピードアップコンデンサCpは、充電された電荷を浮遊容量Cと共に第2のn-p-n形トランジスタQ2側に放電する。このときの放電は、第2のn-p-n形トランジスタQ2のオンにより形成される並列のスピードアップ抵抗Rp及び内部抵抗Rsの和とスピードアップコンデンサCpとの時定数に基づいた放電で、負の微分電流id(tf)となる。そのため、レーザダイオードLDは、電気信号のレベルがローになると同時に消光する。

【0014】本実施形態においては、レーザダイオードLDを発光させる際、カレントミラー回路2の出力電流ioを正の微分電流id(tr)で補償し、消光させる際に前記出力電流ioを負の微分電流id(tf)で補償するようにしたので、応答速度の遅いp-n-p形トランジスタQ3、Q4からなるカレントミラー回路2を用いても、レーザダイオードLDを従来と比べ瞬時に発光・消光させることができるという効果がある(図2(d)参照)。

【0015】なお、本実施形態では、発光素子としてレーザダイオードLDを用いて例示したが、それに代えてLEDを使用してもよい。また、光通信に限らず、負荷に対して定電流を供給して駆動し、信号を伝送する送信

回路全般に利用できることはいうまでもない。

【0016】

【発明の効果】以上のように本発明によれば、電流補償回路が、一对のp-n-p形トランジスタの出力電流の立ち上がり及び立ち下りをそれぞれ補償するので、発光素子駆動回路に応答速度の遅いp-n-p形トランジスタを用いても発光素子を瞬時に発光・消光させることができるという効果が得られている。

【図面の簡単な説明】

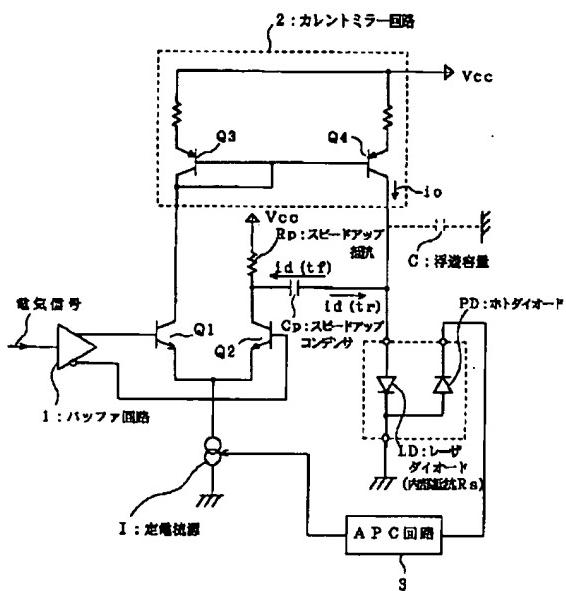
【図1】本発明の実施形態を示す回路図である。

【図2】回路図の動作を説明するための波形図である。

【符号の説明】

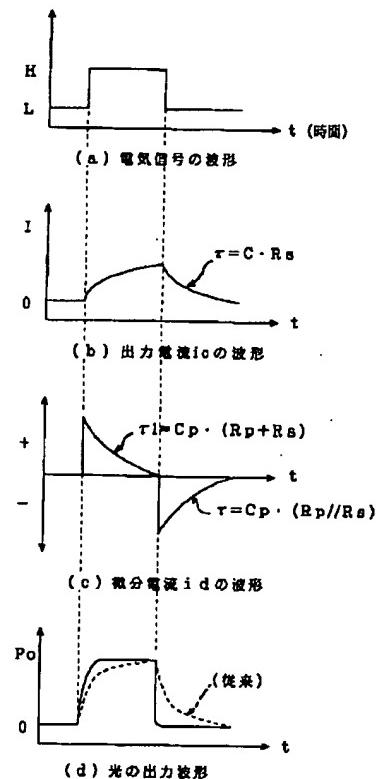
- 1 バッファ回路
- 2 カレントミラー回路
- Q1 n-p-n形トランジスタ
- Q2 n-p-n形トランジスタ
- Q3 p-n-p形トランジスタ
- Q4 p-n-p形トランジスタ
- R<sub>p</sub> スピードアップ抵抗
- C<sub>p</sub> スピードアップコンデンサ
- LD レーザダイオード
- C 浮遊容量

【図1】



本発明に係る半導体レーザ駆動回路の回路図

【図2】



本実施形態における回路の波形図

フロントページの続き

(51) Int.Cl. 6

H 04 B 10/26

識別記号 庁内整理番号

F I

技術表示箇所